

# シリコン陽極酸化膜

古越光雄, 菊間 勲

## Silicon Anodic Oxide Films

Mitsuo FURUKOSHI and Isao KIKUMA

**Abstract:**— The anodization was performed by a constant current oxidation (current density  $5.9\sim 8.9\text{mA/cm}^2$ ) up to a given voltage (250V) followed by the constant voltage mode, resulting in the oxide thickness of  $1100\sim 1300\text{\AA}$ , the current efficiency of  $1.24\sim 2.14\%$  and the thickness increment of  $4.7\sim 5.7\text{\AA}/\text{V}$ . We have observed that the resistivity is  $8\times 10^9\sim 1.5\times 10^{12}\text{ ohm cm}$  and surface state density is  $5.8\times 10^{11}\sim 4.8\times 10^{12}\text{ cm}^{-2}$ , these densities are similar to the thermal oxidation. We calculated the surface impurity concentration with C-V curve and showed that the concentration is not changed by the oxidation.

### 1. ま え が き

シリコン酸化膜は、MOS 電界効果トランジスタのゲート絶縁用およびプレナトランジスタや IC では雰囲気に対する保護膜としても、選択拡散用のマスクとしても広範に利用されている。その製造には、通常シリコン基板を酸化雰囲気中で、 $1,000\sim 1,200^\circ\text{C}$  に加熱し表面を酸化する方法が用いられるが、そのため酸化中に Na イオンやプロトンなどが酸化膜内に拡散しやすく、これら正イオンによってシリコン表面の導電率を n 型化する傾向がある。<sup>(1)</sup>

われわれは、熱酸化以外の酸化膜製造方法として、室温で、しかも膜厚の制御が比較的容易な陽極酸化方法を採用してシリコン酸化膜を製造し、酸化膜ならびにシリコン界面の電気的性質を調べることにした。

シリコンの陽極酸化については、Schmidt<sup>(2)(3)(4)</sup> らや Deffek<sup>(5)</sup> らにより報告され、電解液としては、濃硝酸や濃りん酸でも化成は可能であるが、このような強酸を用いた場合には、高電圧まで化成しがたいため、<sup>(2)</sup> 誘電率の高い N-メチルアセトアミド (以下 NMA と略す、誘電率 179) が有利であるとされ、彼らはさらに導電率を上げる目的で、0.04N の硝酸カリを入れた電解液を用い、最高 560V まで化成している。Deffek らは、NMA を用いた陽極酸化には、含有水分の濃度が酸化膜の性質に影響することを述べ、水分が 7

%以上の場合には酸化膜は一様でなくなると報告している<sup>(5)</sup>。一方 Schmidt らは P をドーピングした陽極酸化膜を作り、シリコン中への P の拡散源としての応用を試みている<sup>(4)</sup>。しかしこれらのシリコン陽極酸化の研究では、膜の電気的特性に関する報告が少なく、Schmidt らが、膜の誘電率は5.98であると述べているに過ぎない<sup>(2)</sup>。

われわれは、シリコンの抵抗率と伝導型を変え、NMA とこれに対し 0.04N の硝酸カリを含む電解液中で陽極酸化させ、MOS 型構造の素子を作り、その直流電圧電流特性と容量—バイアス電圧特性 (C—V 特性) を測定し、これらから酸化膜界面の電気的性質を調べ、熱酸化膜の特性と比較してみることにした。

## 2. 試料の製作

### 2.1 陽極酸化方法

電解液として  $\text{NMA} + 0.04\text{N} \cdot \text{KNO}_3$  を用い、シリコンを陽極とし、Pt 板を陰極にして、定電流化成法で一定電圧まで化成した後、定電圧で電流が減少するまで放置する方法を採用した。定電流化成の場合の電流密度は Schmidt らが報告しているように、 $7\text{mA}/\text{cm}^2$  で  $3.8\text{\AA}/\text{V}$  の割合で膜化膜が生長することを目安にしてほぼこの程度の電流密度になるように化成した。また電圧の上限は膜の生長速度の直線性を考慮し、250V までとした。さらに電解液の温度が過度に上昇するときは多孔性になることが報告されているので (Schmidt らは  $65^\circ\text{C}$  以上としている)<sup>(3)</sup>、ブローアを用い放熱させることにした。なお電解液はかく拌せず温度  $27^\circ\text{C}$ 、湿度 40~50% の空調室で化成した。

NMA はメルク社製のもので、購入後その純化などの処理は加えていない。 $\text{KNO}_3$  は、和光純薬工業の特級品で、電解液の容器はポリエチレン開口ビーカー、125cc のものを使用した。基板シリコンは、引上げ法で、(111) 面を鏡面仕上げしたチッソ株式会社のもので、p 型にはほう素、n 型にはりんをドーピングしている。これら試料の名称をつぎのようにつけた。

表 1 シリコン試料の名称

試料名	伝導型	抵抗率 ( $\Omega\text{cm}$ )
EPB	p	0.01~0.04
EPEハ	p	17~34
ENA	n	0.004~0.01
ENE	n	10~40

これらのシリコンは、購入前に化学エッチされているが、化成直前にさらに硝酸：弗化水素酸：酢酸 = 3 : 1 : 1 で混合したエッチ液中で、約30秒間エッチした後、純水中で超音波洗浄し乾燥させた。シリコン板への給電は、試料の上部を白金箔で蔽い、クリップを介し、電源に接続し、導出線などによる電解液の汚染を避けた。しかしシリコンと白金箔との接触をオーム性にするための処理は施していない。

図 1 に使用した装置の概略を示す。陽極酸化中の電流および電圧と時間との関係は、記

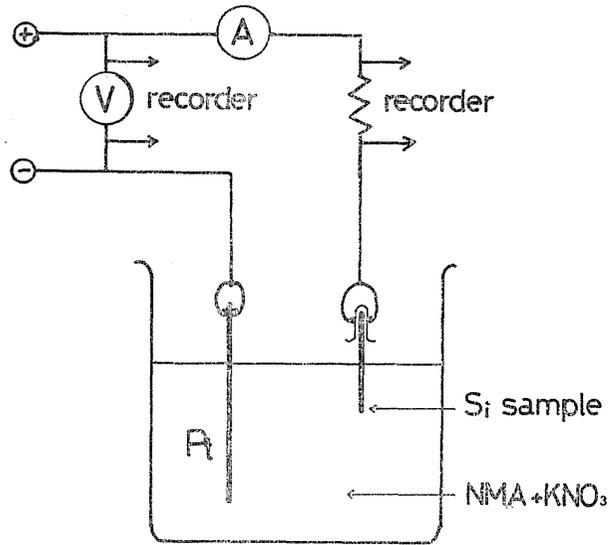


図1 実験装置

録計でプロットさせた。使用したシリコンウェハは直径 25~30mm であるため定電流密度  $7\text{mA/cm}^2$  を得るため、試料を電解液に垂直にし、約半分が電解液に浸るようにした。また化成電圧は、ENE の場合 210V を越えた時、絶縁破壊を起こしたため、これだけは 210V までとし、その他の試料はすべて 250V まで化成した。この電圧に達した後は定電圧に保ち、次第に電流が減少し、化成開始から約80分経過するまで化成を続けた。

2.2 結果と検討

定電流化成領域では、電流密度が  $7\text{mA/cm}^2$  になるように、シリコンを電解液に垂直に浸漬したが、化成が進むにつれ、浸漬されていない部分にも電解液がしみ上がってきた。しかしこの境界部分の干渉色は、しみ上がり部分での酸化膜の生長は無視できる程度とみられるので、電解液に浸された面積から、実効電流密度を求めた。

2.2.1 酸化膜の厚さ

酸化膜の厚さの測定は、顕微干渉計で測定したが、そのため被測定部の酸化膜の一部を除去し、ステップを作り、この部分の厚さを測定することにした。化成中定電流法と定電圧法を併用したが、電解液はジュール熱により昇温するため、液内部では対流現象を起す

表2 酸化膜厚, 化成電圧当りの膜厚および電流密度

試料	膜厚 (Å)	単位電圧当りの膜厚 (Å/V)	電流密度 (mA/cm <sup>2</sup> )
EPB	1300	5.7	5.9
EPEハ	1300	6.8	8.9
ENA	1100	4.7	7.5
ENE	990	11	6.8

ことが考えられ、そのため深さによる多少の膜厚変化などを考慮し、ほぼ中央部のステップで厚さを測定した。しかし使用した顕微干涉計の精度では、この変化は検知されなかった。ステップの製作は、酸化膜の一部を残し全面に四弗化塩化エチレンを塗布し、弗化水素酸中で酸化膜を化学エッチして作った。膜厚の測定結果を表2に示す。

表2の単位電圧当りの酸化膜厚は、化成最大電圧から化成開始時の初期電圧を引いた電圧で、得られた膜厚を除したもので平均の単位電圧当りの膜厚である。

### 2.2.2 化成電圧と時間の関係

定電流化成中の電圧と化成時間の関係は、図2でわかるように、ほぼ直線関係がみられる。この特性から酸化膜が形成されるためには膜内にはほぼ単位電圧当りの膜厚の逆数程度

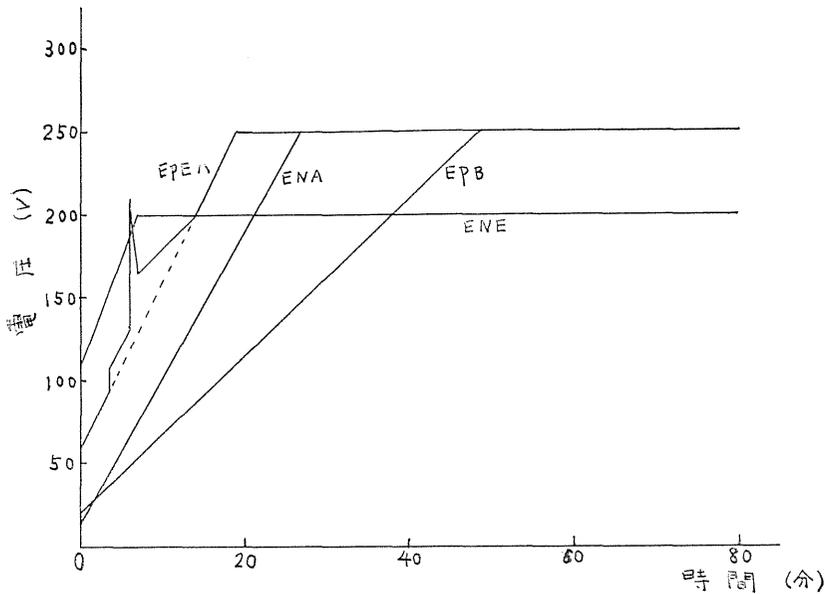


図2 化成曲線 電圧と時間の関係

の電界 ( $10^7\text{V/cm}$ ) ができ、この電界により酸化が進行していることがわかる。これは膜内でイオンをドリフトするのに必要な電界とみなせる。膜の生長がイオン伝導によるとすればファラデーの法則から膜厚  $d_{ox}$  と時間の関係は次式のようなになる。<sup>(6)</sup>

$$\frac{d(d_{ox})}{dt} = KI \quad (1)$$

ここで  $K$  は定数で、 $I$  は電流密度である。定電流化成では  $I$  は一定であるから (1) 式を積分して

$$d_{ox} = KIt \quad (2)$$

となる。ここで  $t=0$  で  $d_{ox}=0$  であるとした。また形成される膜の抵抗率  $\rho$  がほぼ一定であるとすれば、膜中での電圧降下は  $d_{ox}$  に比例して増大するから、次式が成立する。

$$V = \rho d_{ox} I + V_0 \quad (3)$$

ここで  $V$  = 電極間電圧、 $V_0$  = 初期電圧である。(3) 式に (2) 式を代入すると

$$V = K\rho I^2 t + V_0 \quad (4)$$

となる。(4)式から, 化成開始後の電圧上昇は時間と共に直線的に増大することがわかる。したがって膜の生長は, 定電流化成をしているときは, 膜中に形成される電界が一定値を保てるように電圧が上昇し, しかもこの領域では全電流密度に対するイオン電流密度の比が一定で(1)式の  $K$  は定数と考えてよい) イオンの供給速度が化成を制御していることを示している。

### 2.2.3 化成電流と時間の関係

定電流化成を一定電圧まで行った後, この電圧に保持するとき, 電流は急激に減少する。この関係を図3に示した。電流と時間との関係は, 簡単なモデルから説明することはできないが, われわれは定電流化成開始からの時間と電流の関係を両対数でプロットした

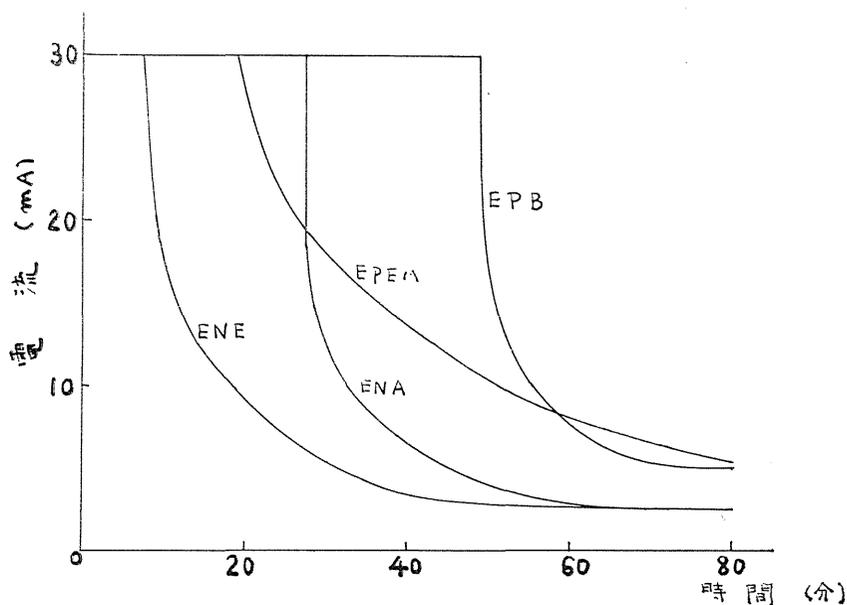


図3 化成曲線 電流と時間の関係

ところ図4の直線関係が得られた。したがってつぎの実験式で表わせられる。

$$I = At^{-n} + B \quad (5)$$

ここで  $n$  の値は, EPB : 13.7, EPEハ : 1.2, ENA : 3.4, ENE : 1.1である。これらの値の物理的意味は現在不明であるが, p型およびn型とも抵抗率の小さい場合に  $n$  が大となる傾向がある。

### 2.2.4 電流効率

陽極酸化中に流れた全電気量が膜の生長に役立つだけでなく, 副反応などにも消費され, 温度上昇などをもたらす。そこで膜の形成に有効に寄与した電気量と全電気量の比を百分率で表わし, 電流効率と称している。形成した膜の比重を2.6と仮定して電流効率を求めるとつぎのようになる。

EPB : 1.2%	EPEハ : 2.1%
ENA : 1.5%	ENE : 5.8%

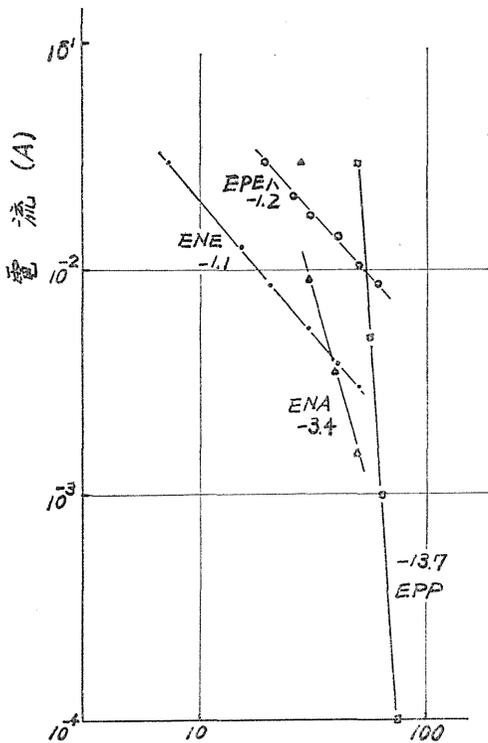


図4 化成電流と時間の関係

孔対の生成量が減少し、光の効果が検出されなくなるものとみられる。p型では正孔濃度が十分大であるため、光の影響を受けがたい。

### 2.2.6 絶縁破壊現象

n型高抵抗試料 ENE を光を照射した状態で化成した時、電極間電圧が 210V 以上でシリコンの液面近くの部分から、局部的に泡の発生が増大した。シリコン表面からの気泡は水素とみられるが、他の試料でもわずかなら観測されたが、この場合は、気泡の発生とともに電圧が極端に増減し、その後シリコン表面のいたるところから気泡がみられ、ついには電解液から湯気が出はじめたので、化成を中止して試料を顕微鏡で観察した。その結果を写真に示す。

これは Al の陽極酸化でメタルスパーク現象<sup>(7)</sup>として報告されているものと同様の現象とみられるが、他の試料では同程度の電圧でも起らないことから、n型高抵抗試料では、シリコン表面に形成される高抵抗の障壁層部分でのジュール熱とこの部分での局部的な絶縁破壊とが同時に寄与しているためとみられる。

## 3. 電気的特性

陽極酸化法で製造したシリコン酸化膜およびこれに接するシリコン界面の電気的性質を調べるため、MOS (Metal-Oxide-Semiconductor) 構造の素子を製作し、絶縁性や表面状態密度およびシリコン界面の不純物濃度を調べることにした。

これらの電流効果は 1~6% 程度で、かなり小であり、また抵抗率の小さいものは、電流効率がよくない傾向にあることがわかる。

### 2.2.5 照射光の影響

定電流化成中 100W タングステン電球を点滅させ、照射光の影響を調べたところ、n型シリコンの場合は光の照射にともなって、電極間電圧が 100V 以下の場合にのみ電圧の増大が観測された。これはシリコン表面で、光により電子正孔対が生成されるから、電子は障壁層から母体側に正孔は逆に、酸化膜との界面にそれぞれ分離される。この正孔は近傍のシリコンの価電子結合を破ることに役立つから、イオン化したシリコンを生成しやすくするため、膜の生長が促進され、電圧が増大したものと考えられる。この効果が低電圧でより有効であることから、酸化膜の厚さがある程度以上になると電子正

MOS 構造の素子を得るために、酸化終了後鏡面仕上げをしていない面の酸化膜を弗化水素酸で化学エッチして除いた。この際片面は四弗化塩化エチレンで保護した。酸化膜を除去したシリコン面に Al 真空蒸着し、 $10^{-5}$ Torr 程度の真空中で加熱処理し、オーム性接触とした。この場合 p 型試料では、 $550^{\circ}\text{C}$  で数分間熱処理したが、n 型試料では、 $577^{\circ}\text{C}$  から  $670^{\circ}\text{C}$  まで約 1 分間で上昇し、1 分間この温度に保持した後、つぎの 1 分間で  $577^{\circ}\text{C}$  まで下げた。酸化膜上の電極は Al および Au をそれぞれ直径  $2\text{mm}\phi$  に蒸着したが、その後の熱処理は行っていない。

### 3.1 実験方法

#### 3.1.1 直流電圧電流特性

MOS 素子の直流電圧電流特性は、図 5 に示す回路で測定した。電流は試料に直列に、試料に比し無視できる程度の抵抗を入れ、その電圧降下を真空管電圧計で測定して求めた。その他、外部からの誘導や漏洩電流および光の効果を除くためにシールド箱に測定用アタッチメントを入れて測定した。

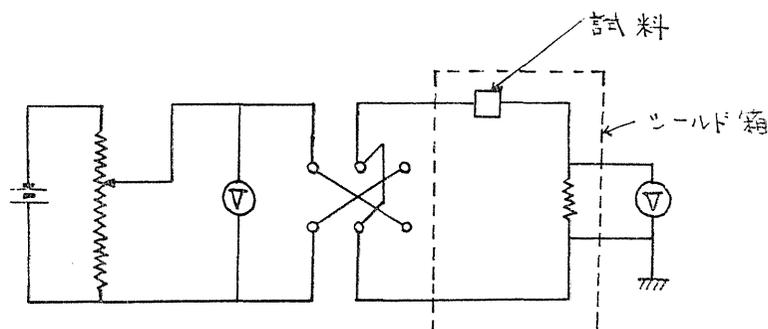


図 5 直流特性測定回路

#### 3.1.2 容量—電圧特性

MOS ダイオードの容量は、直流バイアス電圧には不変とみられる酸化膜容量とバイアス電圧依存性をもつシリコン容量とが、直列に接続されたものであるから、次式のように表わされる。

$$1/C = 1/C_{ox} + 1/C_s' \quad (6)$$

ここに  $C_{ox}$  は酸化膜容量、 $C_s'$  はシリコン容量である。上式で  $C_s'$  はさらに表面状態による成分と障壁層容量およびシリコンのエネルギー帯が内部から表面まで平坦である時の容量（シリコン中で電圧降下の存在しない時の値）とに分けられる。

表面状態による容量は表面準位が禁制帯内に存在し、母体シリコンとの電荷の交換に、ある時定数を持ち、フェルミ準位と表面準位のエネルギー差に応じて電荷の授受が行なわれるため、バイアス電圧と周波数に依存する容量で、これを  $C_{ss}$  とする。われわれは熱酸化膜のデータを参照し、 $C_{ss}$  は直流バイアスに対しては不変とみなし解析を進めてみる。しかし表面状態電荷が存在する場合は印加電圧が零でも酸化膜に電界が形成される。一方測定周波数に比し、表面状態の時定数が十分大のときは、電荷の変化分は零となり、 $C_{ss}=0$  としてよい。このような近似が成立する範囲では次式が成立する。

$$1/C = 1/C_{ox} + 1/C_s \quad (7)$$

ここに  $C_s$  はシリコンの容量である。

シリコンの容量は、表面に多数担体が集積されている時は  $C_s = \infty$  となり、全容量は酸化膜のみの容量となる。このような状態では、バイアス電圧により容量は変化せず、幾何学的寸法が既知なら、酸化膜の誘電率が求まる。バイアス電圧が零の場合でも、表面状態電荷の存在やシリコンと金属との仕事関数の差により、一般にはシリコン表面に電荷の集積またはこかつが生じやすく、シリコンには電圧降下が起きる。バイアス電圧を調整し、シリコンに電圧降下が起らない状態にしたとき、シリコンの容量は次式のようになる。<sup>(8)</sup>

$$C(0) = (q^2 \epsilon_0 \epsilon_s n / kT)^{\frac{1}{2}} \quad (8)$$

ここに

$q$  : 電気素量

$\epsilon_0$  : 真空の誘電率

$\epsilon_s$  : シリコンの比誘電率

$n$  : 電子濃度 ( $n$  型), ただし縮退していないとする。

$k$  : ボルツマン定数

$T$  : 絶対温度

シリコンに電圧降下のない時の印加電圧を  $V_{FB}$  とし、これをフラットバンド電圧と称し、表面状態や仕事関数の差を表わす量として定義し、界面の実効電荷密度  $N_{FB}$  を次式のように表わす。

$$N_{FB} = C_{ox} V_{FB} / q \quad (9)$$

つぎに、シリコン表面に障壁層が形成された場合、シリコンの容量は、シリコン内の不純物濃度が一様で、すべてイオン化されているとすれば、Mott-Schottky 型の障壁層を形成し、容量は次式に従う。

$$C_s = \left[ \frac{\epsilon_0 \epsilon_s q (N_A - N_D)}{2(V_s + V_d)} \right]^{\frac{1}{2}} \quad (10)$$

ここで

$N_A - N_D$  : イオン化した実効不純物濃度

$V_s$  : 印加電圧のうちシリコンに加わる正味の電圧

$V_d$  : 印加電圧零のときシリコンに加わっている電圧

上式で、 $V_s$  は MOS 素子に印加した直流バイアス電圧  $V$  が酸化膜とシリコンに分圧されるので、測定される合成容量に酸化膜(容量既知量である)を代入し、シリコン容量  $C_s$  を算出し、 $V_s = VC_{ox} / (C_{ox} + C_s)$  として求めた。なお印加電圧が、 $V_{FB}$  に等しくなった時の電圧を、印加電圧零の基点として、これからのずれた電圧を  $V$  として  $V_s$  を求め、 $C_s^{-2}$  と  $V_s$  の関係をプロットすれば、化成以前のシリコンの不純物濃度は一様とみなせるので、化成にともないシリコン界面の不純物濃度に変化が生じないなら、(10)式から直線関係が得られる筈で、その勾配はシリコン障壁層内の不純物濃度を与えることになる。<sup>(9)</sup> 熱酸化膜の界面の不純物濃度は、ほとんど変化していないことが同様の方法から見いだされた。<sup>(10)</sup>

シリコンに加わる逆バイアス電圧が、十分大となり、表面に少数キャリアが蓄積され始めると、もはや障壁層の厚さは広がらず、少数キャリアの濃度が大きくなり、いわゆる反転層が形成される。このとき測定周波数が、少数キャリアの生成と輸送に要する時定数よ

り, 十分高いなら容量はバイアス電圧にかかわらず一定となる。一方測定周波数が低く, 少数キャリアが追従できるときは, 再び容量は増大し, MOS の容量はほぼ酸化膜のみの容量になる。

C-V 特性は, 大部分 Boonton 社のキャパシタンスブリッジ 75A-S8 を用い, 1Mc で測定した。

### 3.2 実験結果と検討

#### 3.2.1 電圧電流特性

直流電圧電流特性は, 陽極酸化方法と測定条件により, 特性が変化するため, 一義的にその伝導機構を明らかにしがたい。一般には, 定電流化成後十分長時間定電圧化成を加えたものは, 電氣的に安定で, 高抵抗となる傾向がある。また測定条件も, 電圧を印加した後電流は時間とともに, 減少するので, 定常電流値が得られるまで十分時間をかけることは, かなり根気を要することであるから, われわれは顕著な変化のない時の電流値を読み取ることにした。一定電圧を加えた場合の電圧と時間の関係を両対数でプロットすると図6のように2本の直線で表わされることがわかった。

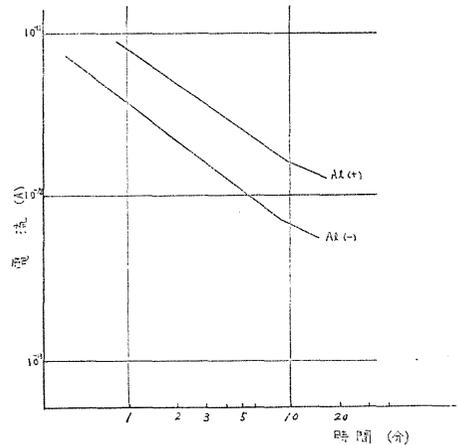


図6 電流と時間の関係 (両対数)  
Al 電極に 1v 印加

電流の過渡特性が, 試料のアドミタンスと測定器を含む回路のインピーダンスによ

るとすれば, ある一定の CR の時定数で指数関数的な変化を示す筈であるが, これは図6に示すように両対数プロットで直線となり得ない。

いま素子にパルス電圧を印加した場合電流が次式で表わせるとする。

$$I = Ir + Ic\infty + I_a \quad (11)$$

ここで  $Ir$  は漏洩電流で,  $Ic\infty$  は変位電流,  $I_a$  は吸収電流である。この式で, 変位電流は瞬間的に流れるものであるから, ここでは零としてよい。さらに  $I_a \gg Ir$  の場合は

$$I_a \doteq C_0 V_0 \varphi(t)$$

と表わされる。 $\varphi(t)$  は誘電体に依存する余効関数で,  $C_0$  は吸収電流を蓄える容量,  $V_0$  はパルス電圧の高さである。したがって次式が成立する。

$$\log I \doteq \log I_a = \log C_0 V_0 + \log \varphi(t) \quad (12)$$

図6から

$$\log I \infty - \frac{3}{4} \log t \quad (\text{短時間領域})$$

よって

$$\varphi(t) = At^{-3/4}$$

で近似できる。 $I_a \ll Ir$  の場合は

$$\log I \doteq \log Ir = \log GV_0$$

となり  $G$  が一定である限り, 漏洩電流は時間に無関係となる。しかし酸化膜内でイオン

の移動を生じさせられる程度に電圧が大となる場合は、リーカンスは必ずしも一定となり得ない。

過渡特性を測定した試料で電圧を変化させた後3分間経過した時の電流値を読み取り、V-I 特性を求めた場合の1例を図7に示す。この結果低電圧では、オーム性で、高電圧の Al(+ ) の側では、電圧の高次の関数となっている。この高電圧側の伝導機構は、電流が電圧の約2乗に比例することから、空間電荷制限電流によるものと考えられる。

測定中光の照射によって電流が変化したのは、P 型 Si のみでその1例を図8に示す。図で点線のもの、100W タングステン電球を、試料から約30cm 離して点灯した場合のものである。この試料が光に対し感度を示した理由は、後の C-V 特性からも理解されるが、Si 表面には少数担体である電子が集積し、反転層を形成し、光により生成された電子正孔対が、障壁層で分離され、少数粒子である電子伝導が、正電圧で支配的となることを示している。暗状態での電流が1.2V で交叉し、正電圧による場合より、負電圧の方が電流が大であることから、この領域では、正孔伝導が支配的となるためとみられる。

つぎに電極金属による相違を図(9)に示す。

この場合はシリコンは n 型 (ENA) で Al と Au 電極とも金属電極が正のとき電流が大である。これは、シリコン表面が n 形化しているため、この極性で酸化膜中の電界が大となっているため、また電流が電圧の高次の関数となっているのは、おそらく酸化膜中に存在するトラップに依存する空間電荷制限電流によるためと考えられる。

3.2.2 容量-電圧特性

1Mc で測定した C-V 特性を図10に示

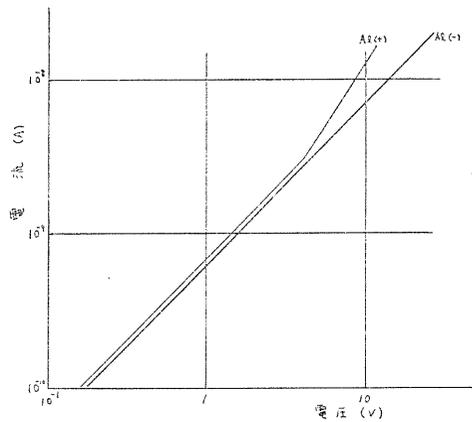


図7 直流電圧電流特性  
酸化膜 1300Å, シリコンEPB

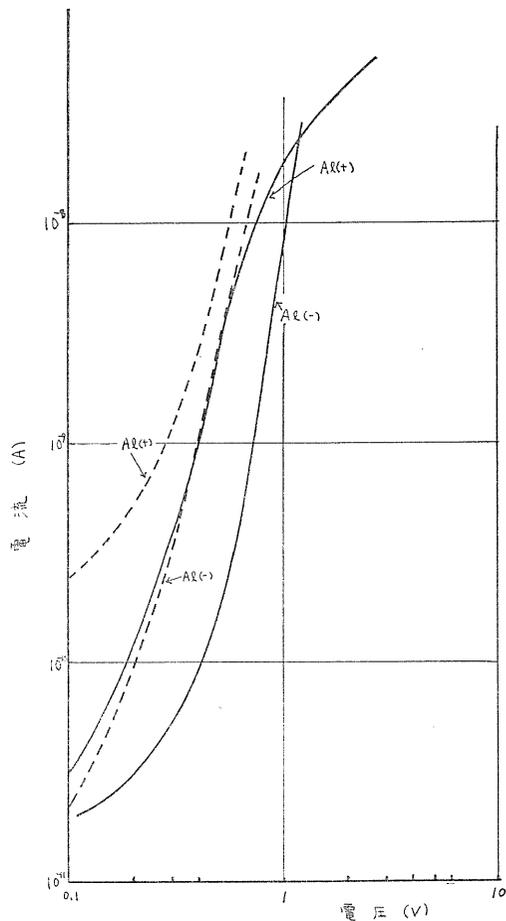


図8 直流電圧電流特性  
試料 EPE H 実線は暗状態  
点線は光照射

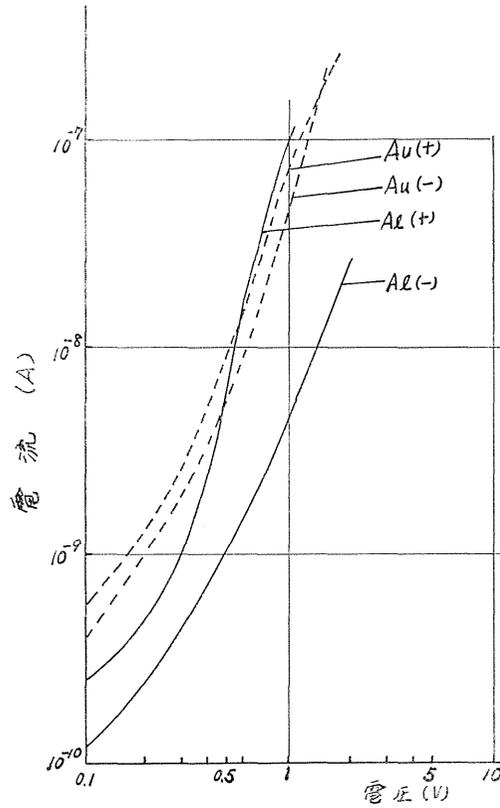


図9 直流電圧電流特性  
試料 ENA 実線 Al 電極, 点線 Au 電極

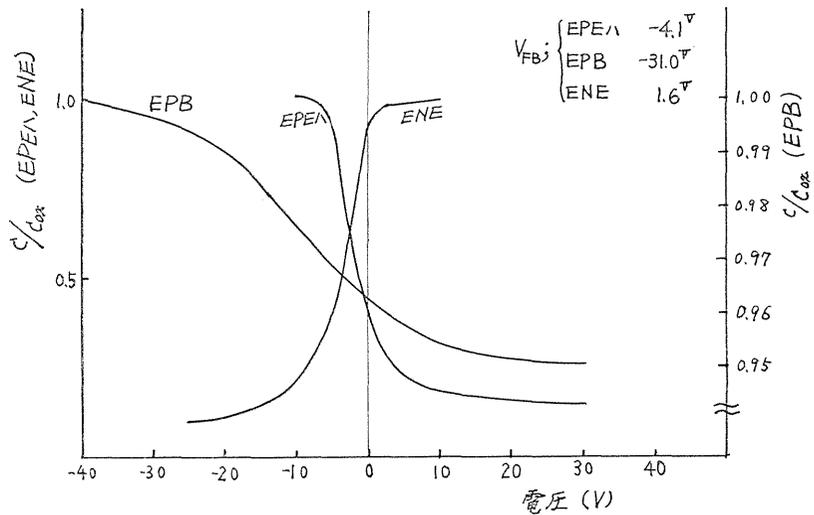


図10 C-V 特性

す。

縦軸は酸化膜容量  $C_{ox}$  で規格化し、横軸はシリコンを基準にして酸化膜側電極の極性を用いて表わした。酸化膜容量と厚さおよび面積から比誘電率を求め、フラットバンド電圧から  $N_{FB}$  を求め、これらをまとめると次表のようになる。

表 3 酸化容量, 比誘電率および界面の  $N_{FB}$

試料	$C_{ox}(PF)$	$\epsilon_{ox}$	$N_{FB}(cm^{-2})$
EPB	763	3.6	$4.8 \times 10^{12}$
EPEハ	700	3.3	$5.8 \times 10^{11}$
ENE	575	2.1	$1.8 \times 10^{11}$

この表からわかるように、比誘電率は、熱酸化膜の場合に比し、EPB 以外は、やや小である。数値のばらつきは ENE の膜厚測定の時きれいなステップが得られなかったためとみられる。 $N_{FB}$  の値は、熱酸化膜の値とほぼ同じで、いずれの試料もシリコン表面

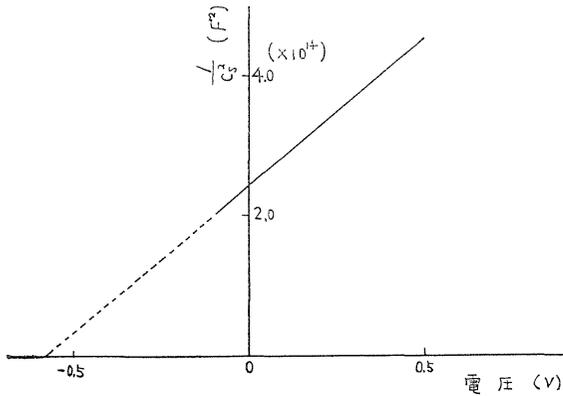


図11  $1/Cs^2-V_s$  特性 (EPE)

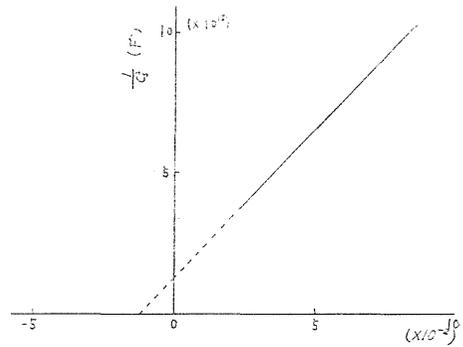


図12  $1/Cs^2-V_s$  特性 (EPEハ)  
電圧 (V)

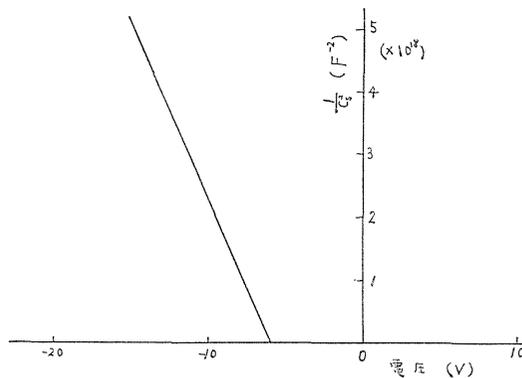


図13  $1/Cs^2-V_s$  特性 (ENE)

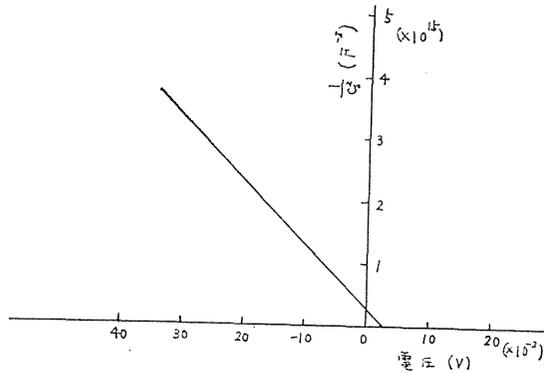


図14  $1/C_s^2-V_s$  特性 (ENE)

は n 型化していることがわかる。

$1/C_s^2$  と  $V_s$  の関係を C-V 特性から求めた特性を図11から図14に示す。これらの特性が、直線的であることから、シリコン表面近傍の不純物濃度は一様とみなせる。勾配から求めた不純物濃度は、EPB;  $2.7 \times 10^{18}/\text{cm}^3$ , EPEハ;  $2.9 \times 10^{15}/\text{cm}^3$ , ENE;  $6.8 \times 10^{14}/\text{cm}^3$  で、これらの値は電子および正孔濃度を、移動度がそれぞれ、 $1200\text{cm}^2/\text{V.S}$  および  $500\text{cm}^2/\text{V.S}$  として、抵抗率から求めた値と、ほぼ一致している。しかし ENE の場合だけは、 $V_s$  の小さい領域で、界面から約  $100\text{\AA}$  の範囲に  $2.9 \times 10^{16}/\text{cm}^3$  の値が得られた。この原因は明らかでないが、化成中、障壁層に高電界が形成され ( $210\text{V}$  以上では、メタ

表 4 シリコン陽極酸化膜の特性一覧表

事 項	試 料 名	EPB	EPEハ	ENA	ENE
Si の伝導型		p	p	n	n
Si の抵抗率 ( $\Omega\text{cm}$ )		0.01~0.04	17~34	0.004~0.01	10~40
化成電流密度 ( $\text{mA}/\text{cm}^2$ )		5.9	8.9	7.5	6.8
化成最大印加電圧(V)単位時間当りの化成		250	250	250	210
電圧の増加 ( $\text{V}/\text{min}$ )		4.7	10	8.7	13
初期電圧 $V_0(\text{V})$		20	60	15	110
酸化膜の厚さ ( $\text{\AA}$ )		1300	1300	1100	990
電流効率 (%)		1.24	2.14	1.54	5.81
単位電圧当りの平均膜厚 ( $\text{\AA}/\text{V}$ )		5.7	6.8	4.7	11
定電圧化成中の電流 $I=At^{-n}+B$ の n		13.7	1.1	3.4	1.2
酸化膜の抵抗率 ( $\Omega\text{cm}$ )		$8 \times 10^9$	$1.5 \times 10^{13}$	$1.6 \times 10^{12}$	$1.9 \times 10^{11}$
比誘電率		3.6	3.3		2.1
$N_{FB}$ ( $\text{cm}^{-2}$ )		$4.8 \times 10^{12}$	$5.8 \times 10^{11}$		$1.8 \times 10^{11}$
ショットキー障壁から求めた Si の不純物濃度 ( $\text{cm}^{-3}$ )		$2.7 \times 10^{18}$	$2.9 \times 10^{15}$		$6.8 \times 10^{14}$

ルスバークを起した), 温度上昇と高電界とで, ドナー不純物が界面に堆積したものと考えられる。

製造条件および MOS 素子の電氣的諸特性をまとめると表 4 のようになる。

#### 4. む す び

p 型および n 型シリコンを, 電解液として N メチルアセトアミド 0.04N; KNO<sub>3</sub> で陽極酸化した。酸化方法は, 熱酸化法に比し, 低温でしかも膜厚は電圧で制御できるので容易である。酸化膜の製造方法および MOS 型構造の電氣的諸特性を測定し, わかったことをまとめるとつぎのようになる。

1. 定電流化成法で, 電流密度 5.9~8.9mA/cm<sup>2</sup> で陽極酸化した場合, 250V 程度まで電圧は時間に比例して増大し, 単位電圧当りの平均膜厚は 4.7~11Å/V, 電流効率 1.24~5.81%, 膜厚 990~1300Å を得た。また定電圧化成を, 定電流化成後に加えた場合,  $\log I$  と  $\log t$  に直線関係がみられたがその理由は明らかでない。

2. 直流電圧電流特性を MOS 型素子で測定した結果, 低電圧領域では, ほぼオーム性の電流が流れるが, ある電圧以上では電流は電圧の高次の関数となった。高電圧領域の電流は, トラップの効果を含む空間電荷制限電流によるものとみられる。オーム性の領域で求めた酸化膜の抵抗率は,  $10^{11} \sim 10^{13} \Omega \text{cm}$  で, 熱酸化の値に比べて小であった。

3. 容量と電圧特性から求めた酸化膜の比誘電率は, 熱酸化膜の場合と同様のものと (3.3~3.6), 小なるもの (2.1) が得られた。この値は, 従来 Schmidt<sup>(2)</sup> ら が報告した  $\epsilon_{\text{ox}}=5.98$  より小である。またシリコン表面は, 熱酸化膜の場合と同様に, n 型化し, 実効表面状態密度は,  $10^{11} \sim 12^{12} \text{cm}^{-2}$  である。n 型化の原因は不明であるが, 電解液中に存在する金属イオンの影響も考えられる。またシリコン表面近傍の不純物濃度は, n 型高抵抗率の場合以外は, 化成によって不純物の再分布は起らなかった。

以上のように, 酸化膜の製造方法は, 比較的簡単であるが, 酸化膜の抵抗率が小で表面が n 型化するため, 特性の上から問題が残されている。しかし最近の A. G. Revesz の研究<sup>(11)</sup>によると, 陽極酸化後の熱処理で, 比較的短時間に良質の酸化膜になりうることおよびわれわれの製造方法と同様に, 定電流化成後, 定電圧化成を加えたものは, 電氣的特性がよいことなど報告されており, シリコン素子製造に寄与できる可能性をもつものと考えられる。

#### 5. 謝 辞

この研究は電々公社の委託研究である MOS トランジスタ用酸化膜の研究の一部としてなされたもので電気通信研究所三輪企画調査室長, 浜田電子回路研究室長, 色摩集積加工研究室長の御指導と御助力に感謝の意を表します。この研究を進めるに際し, 深谷政秀君ならびに卒業研究の学生篠田恵夫 (現電々公社), 高野文雄 (現 科学技術情報センター), 楠木慈 (現松下電器) 君達には製造ならびに実験を担当していただいた。ここに謝意を表する。

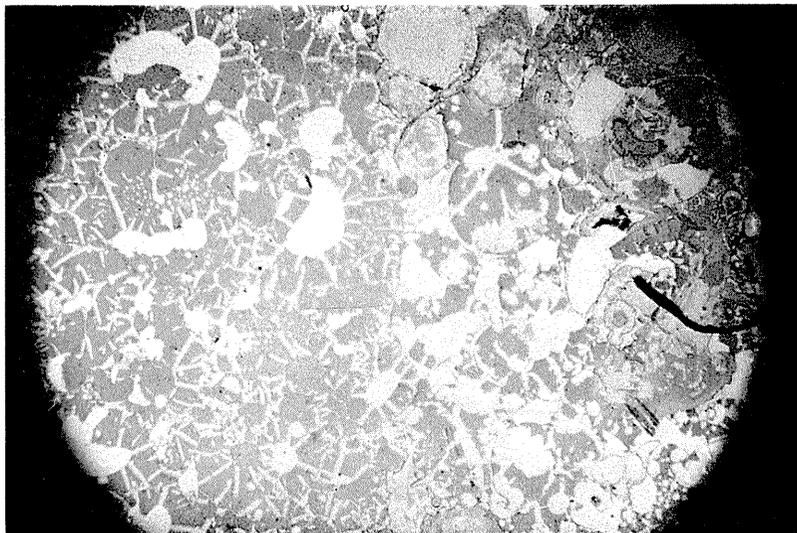


写真 破壊した膜面

#### 参 考 文 献

1. M. M. Atalla, et al.: Bell System Tech. J. **38** 749 (1959)
2. P. F. Schmidt et al.: J. Electrochem. Soc. **104** 230 (1957)
3. P. F. Schmidt et al.: J. Electrochem. Soc. **111** 682 (1964)
4. P. F. Schmidt et al.: J. Electrochem. Soc. **112** 800 (1965)
5. E. F. Deffek et al. : J. Electrochem. Soc. **111** 1042 (1964)
6. 前田正雄 ; 電極の化学 p. 385 技報堂 (1961)
7. N. Harvey : J. Phys. Chem. **33** 1456 (1929)
8. L. M. Terman : Solid-State Electron. **5** 285 (1962)
9. 古越, 菊間 : 第14回応用物理連合講演会予稿集 p. 146 (1967)
10. 古越, 菊間 : 第26回応用物理学会講演予稿集 p. 219 (1965)
11. A. G. Revesz : J. Electrochem. Soc. **114** 629 (1967)