

CdS 蒸着膜の特性

古越光雄

Properties of the CdS Films

Mitsuo FURUKOSHI

Abstract: — This paper reports on electrical performances of thin film diode fabricated entirely by vacuum evaporation techniques. These films have a micro-crystalline structure which are usually highly oriented with c-axis of hexagonal crystallites normal to the substrate. The film deposited on the substrate at room temperature is dark brown but after heat treatment it becomes yellow and transparent. The absorption edge is $510\sim 520m\mu$. In order to investigate the contact properties, we fabricated the devices as below. The substrate glass was covered with Au film, and then CdS film was deposited with $1\sim 4\mu$ thickness. Finally, In, Al and other metals were deposited in vacuum.

Low work function metals, such as In and Al, are ohmic contact to CdS, and the rectification ratio is 10^3 , in the In-CdS-Au diodes. Forward current as a function of temperature with contributions from traps and impurities such as Cl, Ga and In are measured, and showed their activation energy. It is computed from the differential capacitance measurements that effective ionized center are ranging from $10^{12}\sim 10^{16} \text{ cm}^{-3}$ and barrier height of Au-CdS contact are $0.1\sim 0.3V$.

1. は し が き

硫化カドミウム系材料は、古くから光導電材料として研究されてきた。特に光感度、多数担体の寿命、捕獲準位、移動度、再結合機構などは、現在でもより精度の高い測定結果をもとにして論じられている。しかしその研究期間が、Ge や Si に比べて長い割合に不明確な点が多い。例えば、半導体理論の適用に際し、エネルギー帯構造や界面現象などに関する統一の見解が確立されていないことである。これは Ge や Si よりエネルギー間隙が、はるかに大であり、しかも化合物半導体であるため、良質で再現性のある単結晶を得がたいことなどが、その主な障害となったものと考えられる。

物性的には、このようになりに問題が残されているが、その応用面ではいくつかの興味ある積極的な試みも発表されている。現在商用化されている CdS 素子としては、主として光導電現象を応用した露出計、TV の自動輝度調節装置、街灯の自動点滅装置、オートメーションにおける光学的読取装置などである。しかし将来この外に、応用が期待できる現象として、光起電力効果⁽¹⁾、電子波と格子振動の相互作用を用いた超音波増幅⁽²⁾、レーザ作用⁽³⁾などと、本研究に関連する固体アナログトライオード⁽⁴⁾や薄膜トランジスタ⁽⁵⁾に関する研究などがある。

この研究は、主として薄膜トランジスタの将来を考慮し、特に薄膜能動素子が、薄膜集積回路の実用化に際し、最も重要な地位を占めていることに着目し、蒸着膜の製造方法、ならびに電極金属との接触特性などを調べたものである。

CdS と金属の接触特性については、1955年 R. W. Smith のオーム性接触の実験⁽⁶⁾および Smith と A. Rose による空間電荷制限電流に関する報告⁽⁷⁾がある。これらの研究によると、CdS 単結晶に、Ag, Au, Cu, グラファイトおよび Pt を接触させた場合は、電圧電流特性は、非直線的で、かつ雑音が多く、いわゆる整流性接触を示すが、In や Ga のように、CdS より仕事関数の小なる金属を接触させた場合は、雑音のない低抵抗接触が得られるとしている。しかし単純に仕事関数が CdS より小である金属を接触させるのみでは、オーム性接触を得がたく、F. A. Kröger ら⁽⁸⁾によると、In や Ga を接触させる場合でもその前に CdS 表面を電子またはイオン衝撃しなければならない事を指摘している。これらの接触特性の大部分は、CdS 単結晶を対象としているが、蒸着膜との接触特性に対しては、J. Dresner ら⁽⁹⁾の研究があるのみで、きわめて少ない。彼らの報告によると、蒸着膜の抵抗率は、 $0.1 \sim 18^{\circ}\Omega\text{cm}$ 、ホール移動度 μ_H は、 $1 \sim 30\text{cm}^2/\text{V}\cdot\text{sec}$ で、光励起によるキャリア移動度の最大は、 $300\text{cm}^2/\text{V}\cdot\text{sec}$ であるとしている。

この研究では、蒸着膜の製造方法を述べ、これらの膜の分光透過特性と X 線回折を測定し、さらに各種金属と、CdS—Au からなるダイオードを製作し、電気的特性を調べたものである。

2. CdS 蒸着の膜製造方法とその結果

蒸着に用いた CdS は、大日本塗料KK およびニ光社の Luminescent grade の粉末とこれに、(Cu, Ga), (Cu, Cl) および In で活性化した粉末である。CdS 粉末は、図1のように蒸着槽内で、タンタル板ポートに入れ、抵抗加熱法で蒸発させた。タンタルと CdS との高温での化学反応を避けるため、Ta に 1μ の厚さに一酸化けい素を被覆させた。蒸着用基板は、アルミナシリケート系の硬質ガラスで、その膨張係数は、 $60 \times 10^{-7}/\text{deg}$ 、軟化点約 780°C で、表面はフィルタガラス程度に研磨した。蒸着中のポートおよび基板の温度は、図1のように、Pt—Pt, Rh 熱電対で測定した。ポート用熱電対は、ポートの外側底部に熱電対を熔接させ、また基板用熱電対は、基板ガラス上部に接触させて測定した。蒸着中または蒸着後の基板の熱処理は、石英管内径 $50\text{mm}\phi$ の外側に Mo 線を巻き、これに電流を流して加熱できるようにし、基板ガラスは石英管のほぼ中央に Mo 製支持金具の上ののせた。このようにして、基板ガラスは容易に 800°C 程度まで加熱できる構造とした。また基板は真空槽に入れる前に、重クロム酸カリ液約10%に約10分

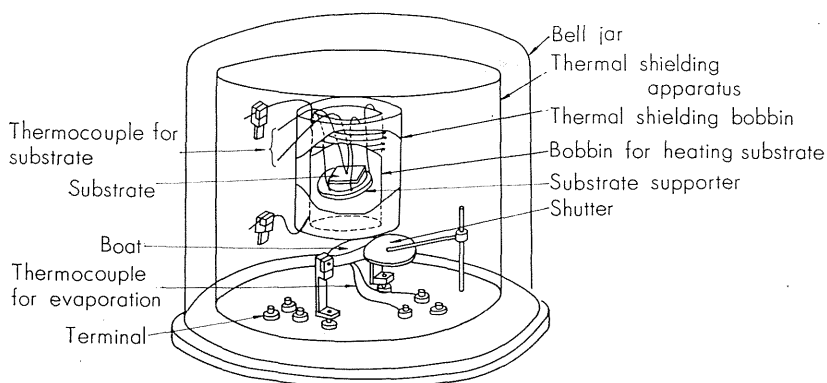


Fig. 1 Schematic view of the bell jar for evaporation.

間浸漬した後、蒸溜水とアルコールで清浄にし、さらに真空中で $600\sim 700^{\circ}\text{C}$ で10分間加熱し、ガラス中に含まれていると考えられるガスを除去した。蒸着中の真空度は 5×10^{-6} Torr 程度である。

CdS の蒸着は、ボートの温度を $750\sim 900^{\circ}\text{C}$ で行なった。基板が室温程度で、特に加熱していない時は、暗褐色で、基板との密着性もよくないが、 $150\sim 200^{\circ}\text{C}$ に加熱しておくときは黄色で、透明な膜が得られる。通常蒸着中もこの程度に基板を加熱した状態で蒸着し、蒸着終了後直ちに $500\sim 550^{\circ}\text{C}$ で10分間の熱処理を加えたが、つぎのような方法も試みた。それは蒸着終了後に熱処理を加えたものである。これらの製造方法を A および B の方法と名付け、図2に示す。一般に高温基板に蒸着するとき、膜の生長速度は小で、

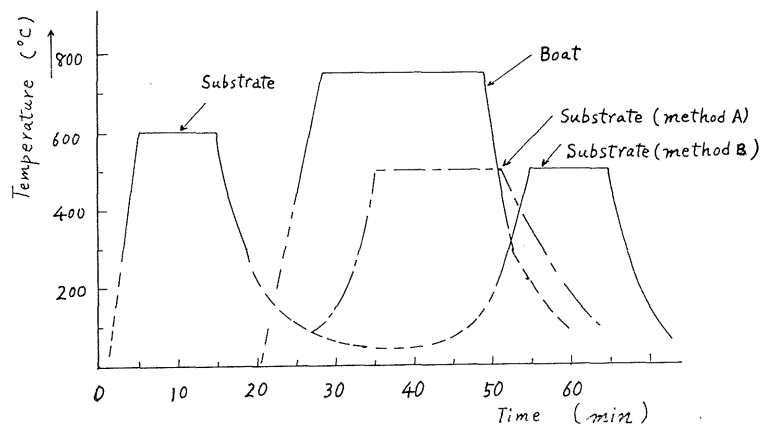


Fig. 2 The temperature of boat and substrate

低温のときは大である。A の場合の平均生長速度は $15\text{\AA}/\text{sec}$ 程度で、この場合は透明度および基板との接着性ともよいものが得られた。このようにして得た膜の分光透過特性を図3に示す。図の上の曲線は、膜厚約 3μ で $700\text{m}\mu$ における透過率は約90%である。長波長側での透過率の脈動は、光学的干渉によるもので、吸収端は、 $510\sim 520\text{m}\mu$ ($2.40\sim$

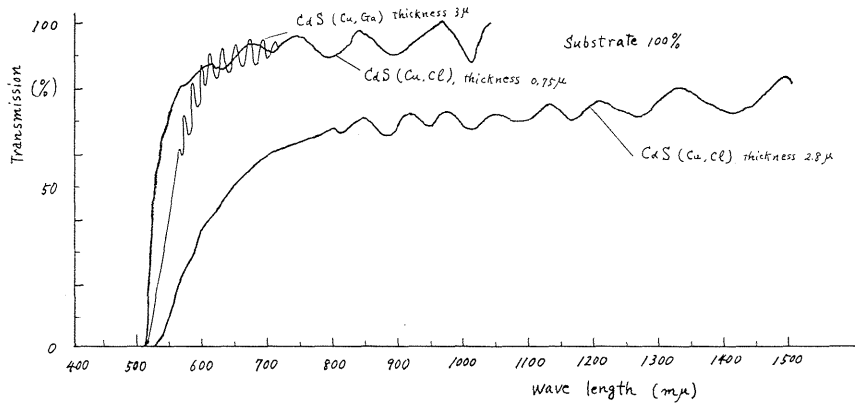


Fig. 3 Spectroscopic transmission of the deposited CdS films.

2.42eV) である。

X線回折によると、蒸着膜の結晶構造は、六方晶系で、熱処理方法により多少の相違がみられるが、(002)回折線強度が一般に大で、基板面に垂直にc軸が生長する傾向がある。なお原料粉末は六方晶系(α)と立方晶系(β)が混在しているが、蒸着膜では立方晶系は認められなかった。X線回折は理学電機製で、CuターゲットにNiフィルタを組合せ、35kv, 10mAで測定した。図4に原料粉末および蒸着膜のX線回折の結果を示

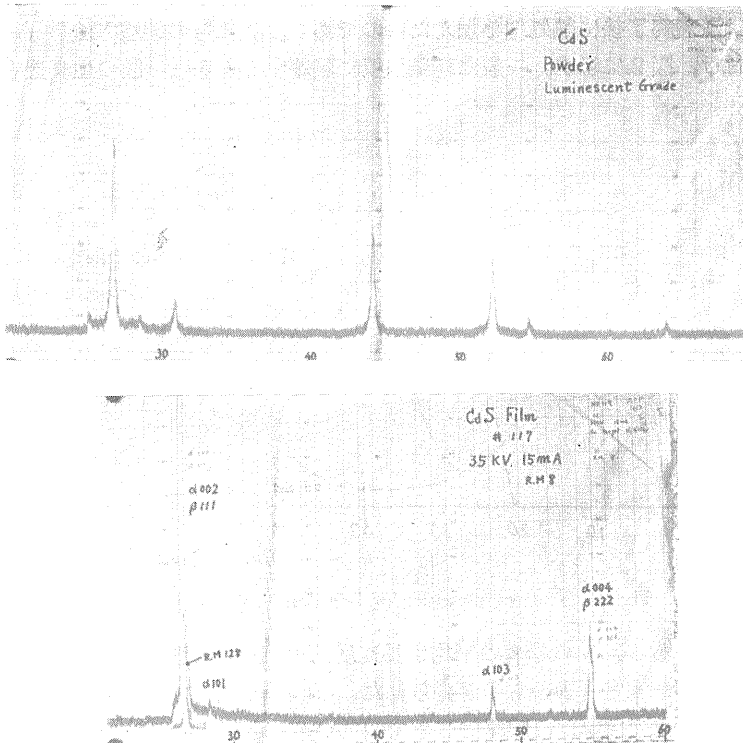


Fig. 4

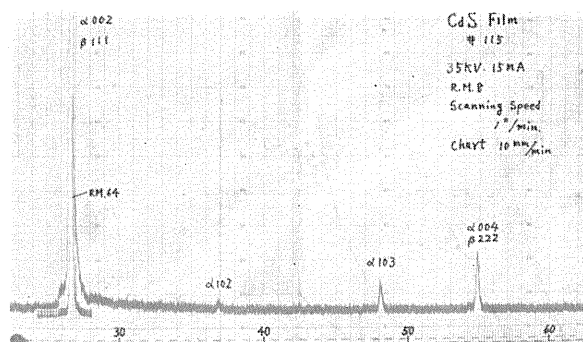


Fig. 4 Photograph of X-ray diffraction patterns of CdS powder and film.

す。なお回折線の半値幅から見積った結晶粒径は大体 1000\AA 前後である。熱処理条件で粒径は変化するが、高温基板に蒸着したものの粒径は大である。

3. 電気的特性

CdS 蒸着膜の電気的特性を調べるため図5のような構造の素子を製作した。これは基

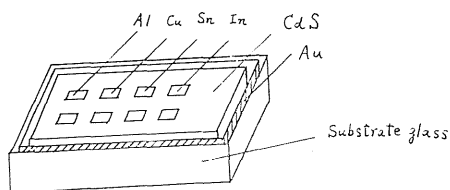


Fig. 5 CdS diode structure.

板ガラスに Au を $500\sim 2000\text{\AA}$ 蒸着した後この上に CdS を厚さ $0.7\sim 4\mu$ 蒸着し、さらにその上に In, Sn, Al, Cu, Au および Te などの金属を $2\times 2.5\text{mm}^2$, または $1\times 2.5\text{mm}^2$ の面積に蒸着したものである。ガラス基板に Au を蒸着したのは、CdS との反応や安定性の点から望ましいと考えた

ため、これを基準電極と名付け、これに対して CdS に付けた金属を便宜的に活性電極と称することにする。

3.1 電圧電流特性

CdS は n 形半導体であるから、オーム性接触を得るためには、これより仕事関数の小なる金属を接触させる必要がある。しかし、はしがきで述べたように、表面が十分清浄になっていない時は、雑音を有する整流性接触となる。このようなことを考慮し、CdS を蒸着後、できるだけ空气中にさらすことなく、各種電極を蒸着し、必要に応じて熱処理を加え、図5の構造の素子を製作した。素子からのリード線は、リン青銅に金めっきしたスプリングを、それぞれの電極に接触させ、電気的特性の測定を行なった。

図6は純粋 CdS 粉末を蒸着した時の V-I 特性である。活性電極は In, Al, Sn および Cu で、いずれも面積は $2\times 2.5\text{mm}^2$ で、CdS の膜厚は 4.1μ である。この図からわかるように、活性電極が負の場合に、いずれも電流が大である。なお Au-CdS-Au の場合は、極性によって、ほとんど特性に変化はみられず、電圧にほぼ比例し、抵抗は $10^7\Omega$ 程度となっている。In 電極の場合の $\log I$ と電圧の関係は、図7のようなダイオード特性を示し、常温の In (-) の傾斜は約16で、 $I = I_s \exp \frac{eV}{kT}$ で、順方向特性を表わした理論的傾斜にほぼ一致している。しかし 185°K の場合の傾斜は、約9で理論値よ

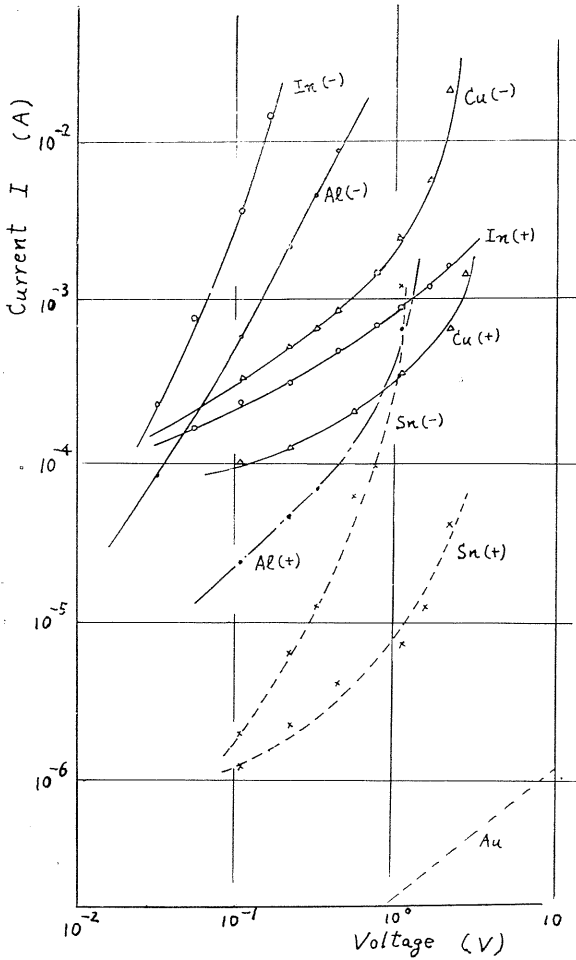


Fig. 6 Voltage and current characteristics.

り小である。これは CdS 膜が高抵抗となるため、母体の直列抵抗の影響と考えられる。つぎに不純物を添加した場合の結果を図 8 および 図 6 に示す。前者は (Cu, Cl), 後者は (Cu, Ga) の特性で、(Cu, Ga) をドーピングした試料は高抵抗となっているが、傾向はいずれも同様である。逆方向特性は、どの試料とも低電圧では、リニヤまたはサブリニヤであるが、ある電圧以上では、かなり急峻な立上がりをもって、スーパーニヤになっている。

つぎに V-I 特性について検討する。活性電極の種類による特性は、不純物を含む場合も、ほぼ図 7 のような特性を示すが、金属の種類により電流値に大きな変化がみられる。この主な原因は、金属の仕事関数の相異によるもので、金属半導体接触のゼロバイアス抵抗 R_0 は、次式のように表される。⁽¹⁰⁾

$$R_0 \doteq \frac{k}{120eT} \exp\{e(\phi_s - \phi_m)\}/kT \ (\Omega\text{cm}^2)$$

$$\propto \exp\left\{-\frac{\psi_{met.sem}}{kT}\right\} \dots\dots\dots (1)$$

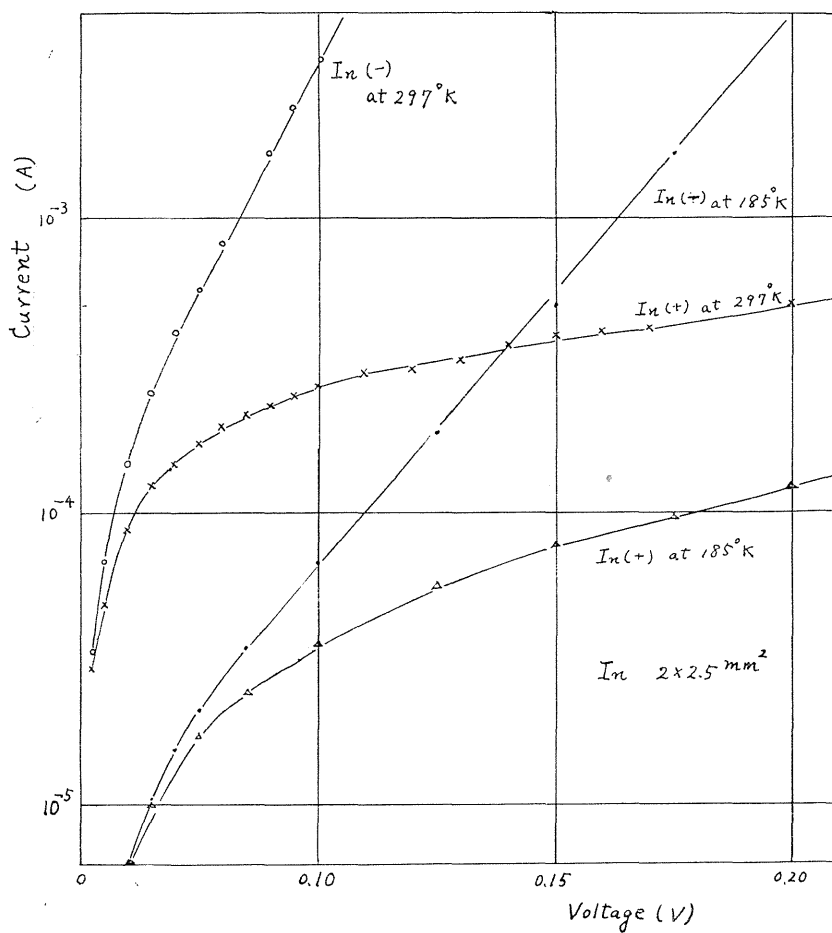


Fig. 7 log I vs. Voltage characteristics

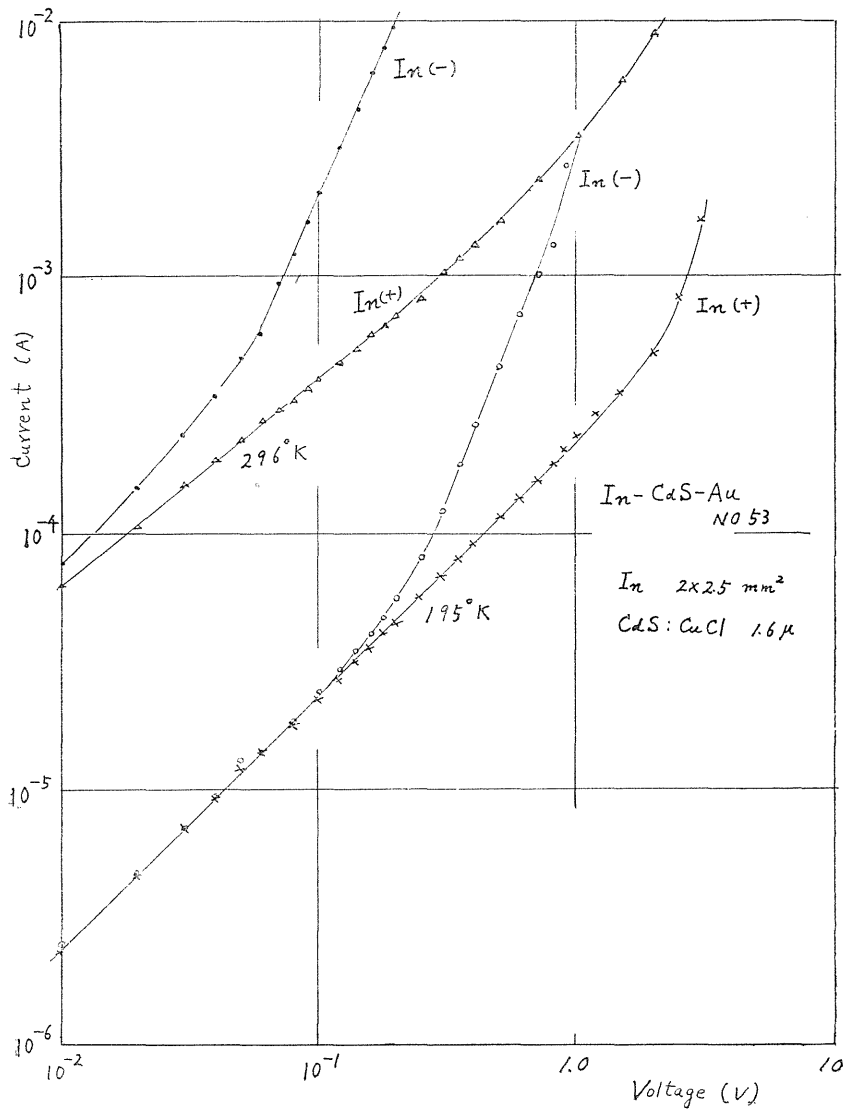


Fig. 8 Characteristics of a diode made of a CdS film doped CuCl

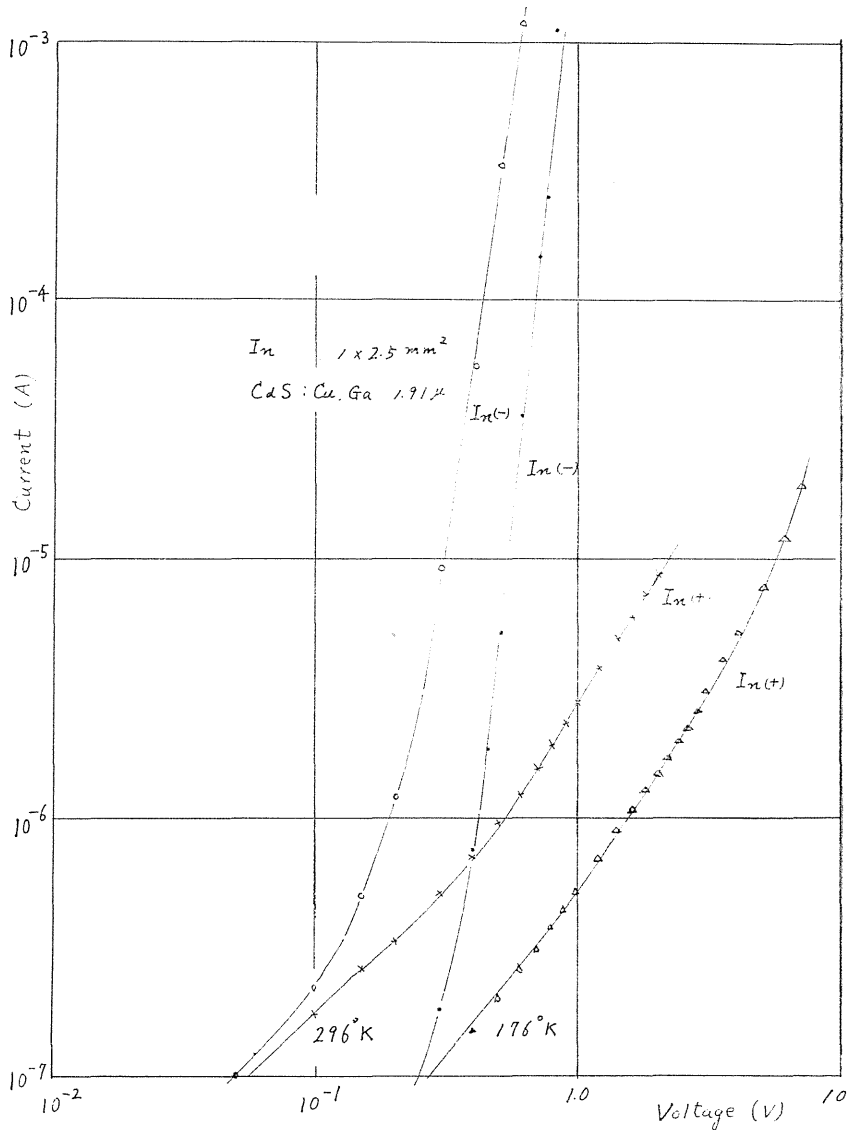


Fig. 9 V-I Characteristics

ここで、 $\phi_{met-sem}$ は金属と半導体との仕事関数の差で、その他の定数は通常使用されているものと同じである。金属の仕事関数は、Al : 3.7~4.2, Sn : 4.1, In : 3.0~4.0, Cu : 4.5, Au : 4.6~4.9 eV として知られている。一方 CdS の仕事関数は、Smith⁽⁶⁾ によると、4.2eV と推定されているから、Au および Cu 以外は、CdS に表面状態が存在しなければ、オーム性接触をする筈である。図6の特性は定性的には、In, Al, Au, に対して R_0 の大小から説明できるが、Cu および Sn の場合は、矛盾する。この原因は、Cu および Sn が、CdS 中の S と化学反応を起しやすいことを考慮すれば単純なモデルに従わないことが理解できよう。

逆方向特性は、理論的には $I \approx I_s$ となり、電圧に依存せず一定となるべきであるが、電圧の増加にもなって、電流も増大している。この主な原因は、蒸着膜と Au との界面が、モットーショットキ型の障壁を形成していないためと判断される。これは電流の温度依存性の実験からもわかるように、イオン化したドナー準位およびトラップ準位が、それぞれ、あるエネルギー的な深さに局在し、バイアス電圧の変化とともに、イオン化した実効的なこれらの濃度が変化するため、接触界面の電界強度もバイアス電圧の関数となり、したがって I_s が電圧依存性を示したものと考えられる。

逆方向特性で、電流が電圧の高次関数となっている領域はより複雑である。電圧の2乗に比例しているものは、空間電荷制限電流によるとみられる。(この場合順方向にも適用

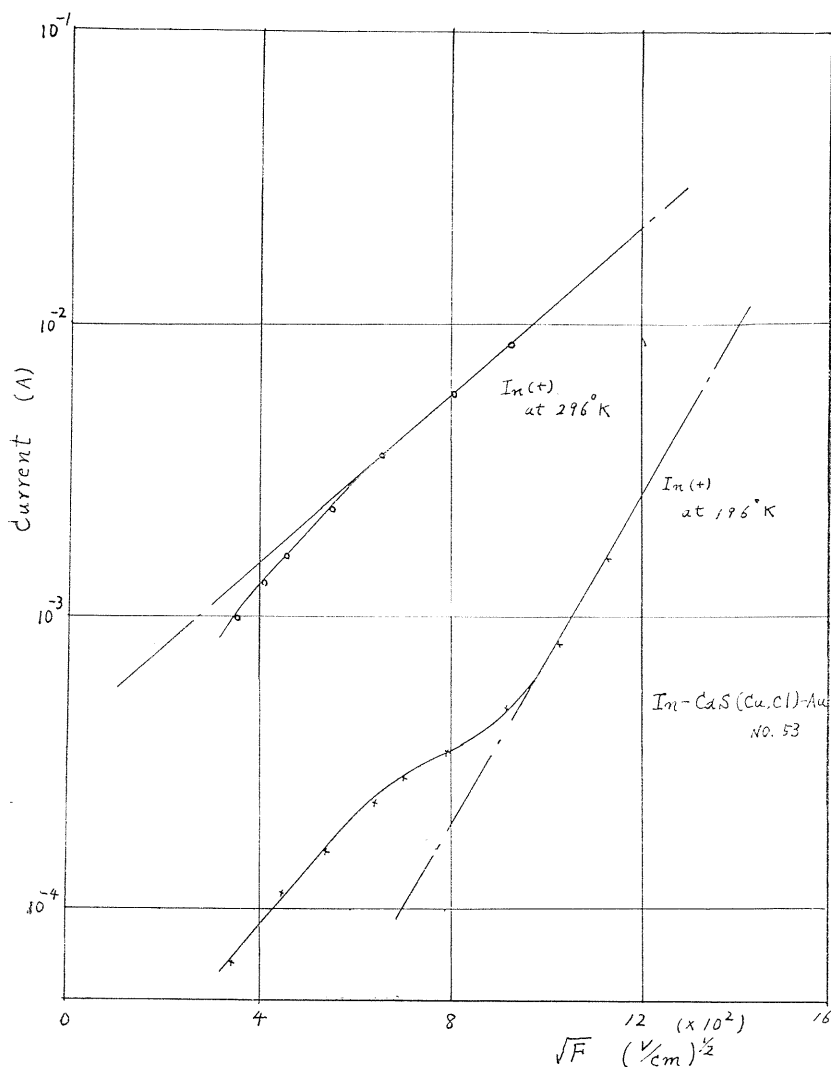


Fig. 10 Reverse current as a function of square root field intensity

される)。しかし大部分は、図10のように、 $\log I$ と電界強度の平方根 \sqrt{F} との関係が直線的となる。一方ショットキ効果によると次式が成立する。⁽¹¹⁾

$$I_s = I_{s0} \exp(0.435\sqrt{F}/T)$$

この式から、 $\log I$ と \sqrt{F} の傾斜は、常温で 1.45×10^{-3} となる。実験値は、オーグ的には合うが、一般にこれより大となっている。なお電界 F は、障壁での最大電界を採用せず、印加電圧を膜厚で除したものをういたため、数値の違いが生じたものであろう。

3.2 電流の温度依存性

CdS 蒸着膜のドナー準位およびトラップ準位を求めるため、順方向に一定直流電圧を印加し、電流の温度依存性を測定した。

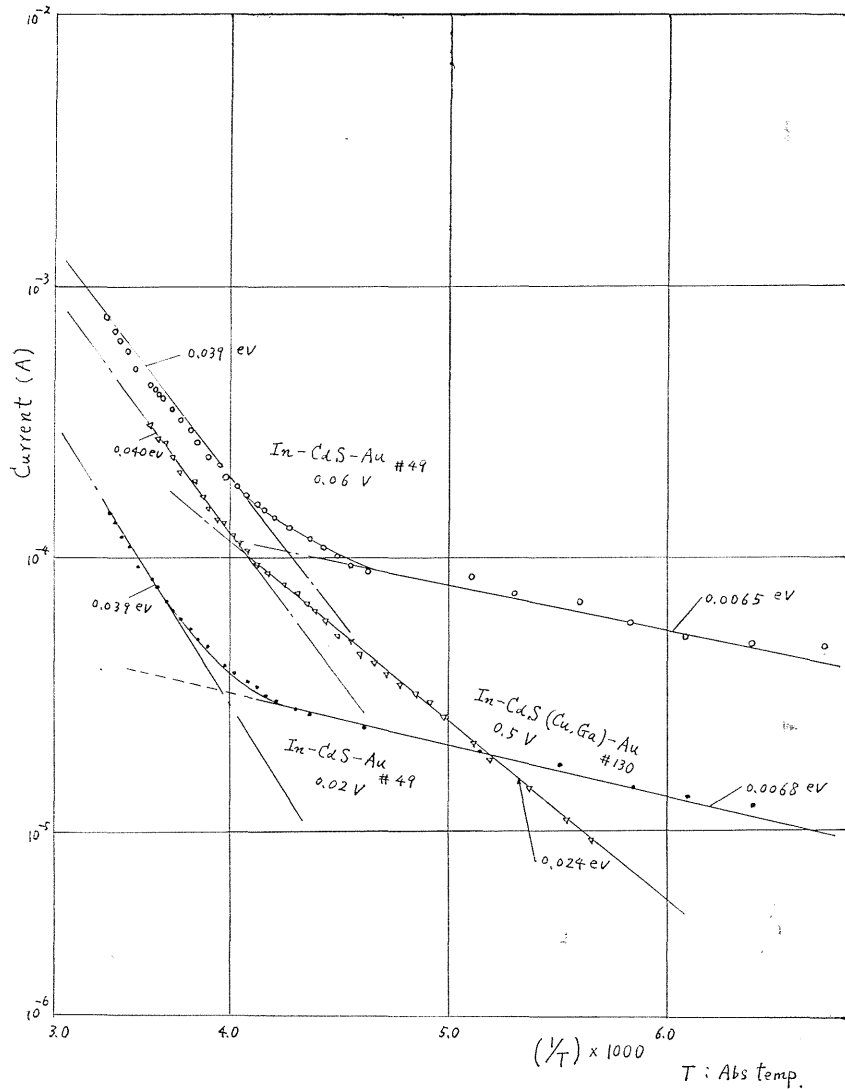


Fig. 11 Forward currents properties as a function of reverse temperature.

測定方法は、ガラス製クライオスタットに試料を入れ、液体窒素で定常状態に達するまで冷却し、この温度から室温程度まで自然上昇する過程の電流を読みとった、クライオスタット内には、加熱用ヒータを使用しなかったため、真空壁に Al を蒸着し熱遮蔽させた。このような構造にしたため、150~250°K 位の温度範囲にわたり、温度上昇速度を、 $1 \sim 2^\circ \text{K}/\text{min}$ にほぼ一定にすることができた。

このようにして測定した結果を、図11および図12に示す。特性は活性剤の有無にかかわらず、 $\log I$ と $1/T$ の関係は低温側と高温側で、傾斜の異なる2本の直線で表わされている。CdS は、n 形半導体であるから、特性のこの傾斜は、伝導帯からドナー準位までのエネルギー差とやはり伝導帯から充たされているトラップ準位までのエネルギー差に対応し、いずれも温度上昇に従って伝導帯に電子が熱励起するため、このような結果を示した

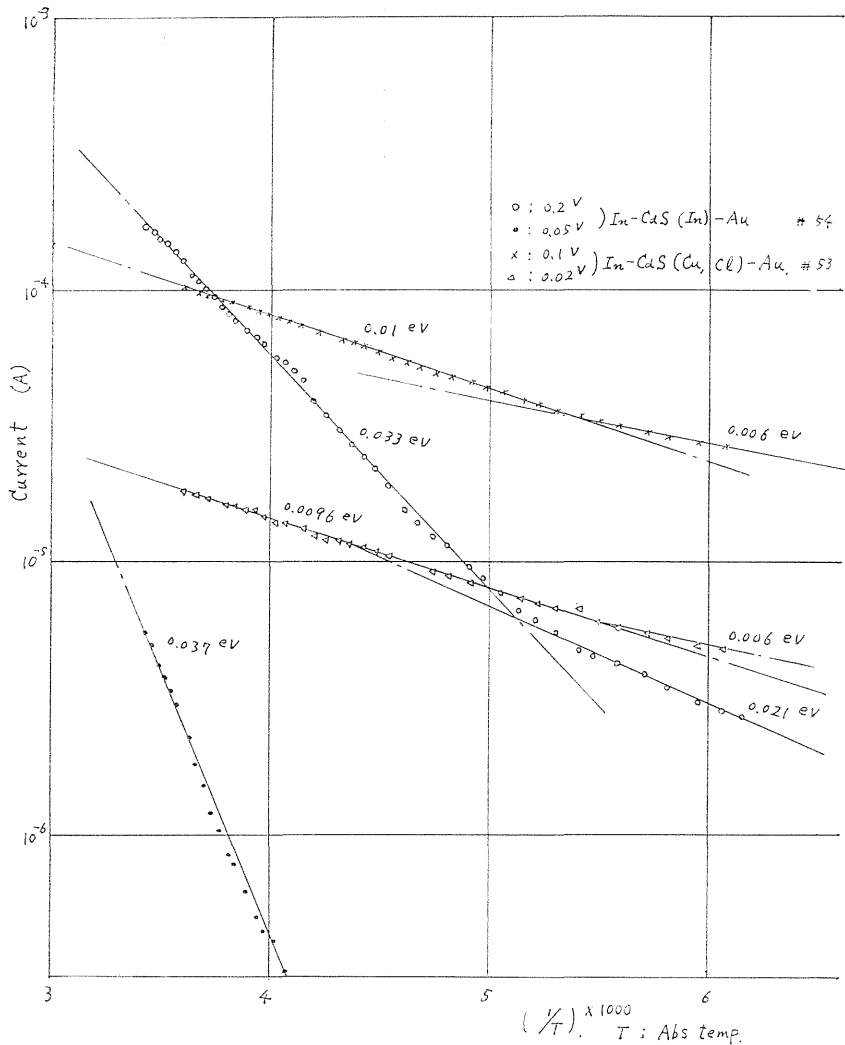


Fig. 12 Forward currents properties as a function of reverse temperature.

ものである。この機構による電流は次式のように表わせる。

$$I_{tot} = I_D e^{-\frac{E_D}{kT}} + I_T e^{-\frac{E_T}{kT}} \dots\dots\dots (3)$$

ここに E_D および E_T は、それぞれドナー準位およびトラップ準位に対応する活性化エネルギーで、 I_D および I_T は、 E_D および E_T に対応する準位の $T \rightarrow \infty$ での電流である。ドナーおよびトラップ準位は必ずしも単一であるとは限らない。測定結果をまとめて表 1 に示す。この表で、活性化していない CdS も蒸着後の熱処理によって活性化エネルギー

表 1 CdS 蒸着膜の活性化エネルギー

試料	活性化エネルギー (eV)
CdS (Pure) baked at 500°C, 10min	0.0068 0.039
CdS (Cu, Cl) same as upper	0.006 0.01 0.096
CdS (Cu, Ga) same as upper	0.024 0.040
CdS (In) same as upper	0.021 0.033~0.037
CdS (Pure) baked at 550°C, 10min	0.06 0.09

が変化し、高温処理をしたものはより深い準位が形成されることを示している。一方活性化している場合は、純粋 CdS の場合と異なった値を示し、(CuCl) の 0.006 および 0.096 eV は活性化していない試料に対応するが、0.01eV の準位は明らかに活性剤によるものとみられる。同様に、(Cu, Ga) では 0.024eV, In では 0.021eV が対応している。CdS 中の Cu の準位は、価電子帯から 0.8eV 程度上にあることが知られているので、これらの準位は、Cl に対し 0.001eV, Ga は 0.024eV, In は 0.021eV のドナー準位を形成し、活性化していない場合の 0.033~0.04eV は S 欠陥による準位に対応し、その他の準位は格子不整などに起因するものとみられる。なお蒸着膜中にどの程度の不純物がドーピングされているかは容量の電圧依存性から求めるが、CdS 粉末を製造するとき添加した量は $10^{-2} \sim 10^{-3}$ 重量%程度である。

3.3 容量の電圧および周波数依存性

金属と半導体とが整流性接触し、不純物は一様な濃度で、しかもすべてイオン化しているときは、いわゆるショットキ型の障壁となり、このような場合の微分容量と直流バイアスとの関係は次式のように表わせる。⁽¹²⁾

$$(A/C)^2 = 2(V_B - V) / e\epsilon\epsilon_0 N \dots\dots\dots (4)$$

$$N = 2 \left\{ e\epsilon\epsilon_0 \frac{d(A/C)^2}{dV} \right\}^{-1} \dots\dots\dots (5)$$

ここに使用した定数は MKS 単位を用いた。A は電極面積、 ϵ は CdS の比誘電率、 V_B は、拡散電圧、N はイオン化した実効不純物濃度である。

上式からわかるように、 $1/C^2$ と逆バイアス電圧の関係プロットすると、この傾斜から不純物濃度 N が求められ、また曲線の延長が横軸と交わる点の電圧から、拡散電圧 V_B

が求まる。

通常このような測定をするとき、測定結果は、等価並列容量 C' とコンダクタンス G' で表わされる。しかし実際の素子では障壁に対応する容量とコンダクタンスに対し母体抵抗 r が直列に接続されているため、測定結果から直ちに障壁部分の容量を求めがたい。等価容量と等価コンダクタンスは、この場合次式のようになる。

$$G' = \{G(rG+1) + \omega^2 rc\} / \{(rG+1)^2 + \omega^2 r^2 c^2\} \dots\dots\dots (6)$$

$$C' = C / \{(rG+1)^2 + \omega^2 r^2 c^2\} \dots\dots\dots (7)$$

これらの式で、 $rG \ll 1$, $\omega^2 r^2 c^2 \ll 1$ が満足されるなら、 $C=C'$, $G=G'$ となる。 r は、素子に順方向バイアスを加えたときの抵抗値から推定できるので、測定条件として、上の近似が成立するように選んだ。

容量の測定は、大部分 Wayne Kerr の B 801 VHF アドミッタンスブリッジを用いた。この場合の測定周波数範囲は、5~100MC、容量は 0~±230pF、コンダクタンスは、0~100m σ である。容量に負号を用いたのは、インダクタンスを測定する場合のためで、 $L = \frac{1}{\omega^2 |c|^2}$ として算出される。測定は、減衰器を用い、交流電圧を 20mV 以下になるようにした。

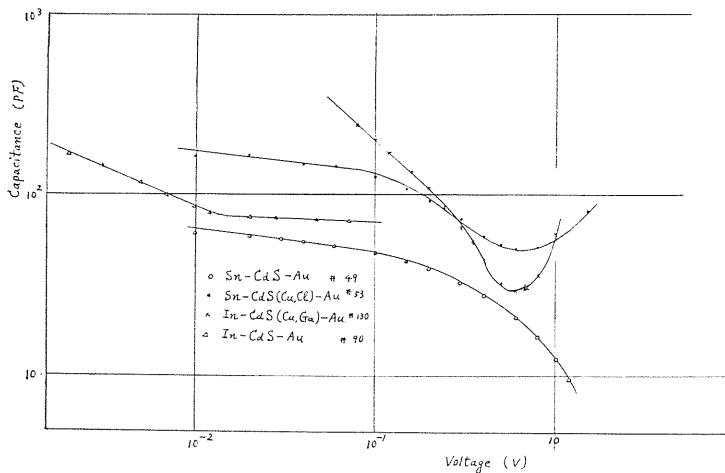


Fig. 13 Capacitance and reverse bias voltage of the CdS films.

図13は逆バイアス電圧と容量の関係をプロットしたもので、試料により異なった傾斜をもち、特性は統一的に表わしがたいことを示している。図14は、 $1/C^2$ と電圧の関係をプロットしたもので、一本の直線では近似できない。低電圧側の直線から求めた不純物濃度は $4.17 \times 10^{12}/\text{cm}^3$ 、拡散電圧 0.13V である。この試料は活性剤を含んでいないが、特性から、CdS を蒸着した際、Au が CdS 中に拡散し、そのため不純物濃度が不均一になったものと判断される。

図15は、CdS (Cu, Ga) の場合の特性で、不純物濃度は、 $4.77 \times 10^{15}/\text{cm}^3$ 、拡散電圧 0.2V となっている。この特性は 6 Mc で測定したものであるが、同じ不純物を有する他の試料の 1 kc の特性は、図16のように、0.4V 以上で容量が増大している。このような傾向は他の試料でもみられるが、逆方向バイアスによって、V-I 特性が急激な立上

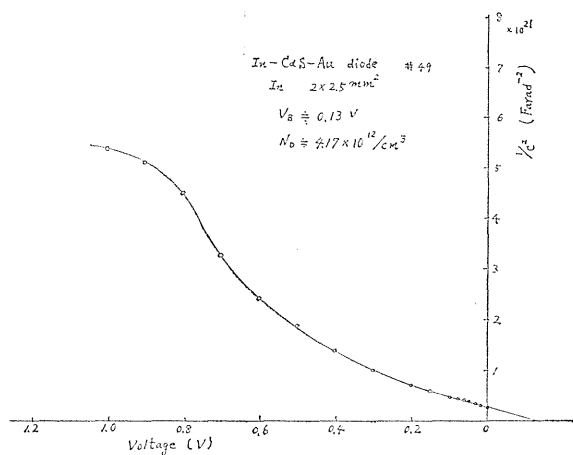


Fig. 14 $1/C^2$ vs reverse bias voltage

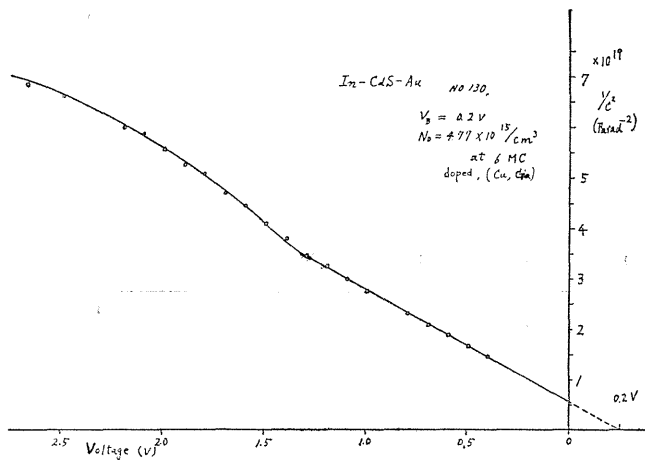


Fig. 15 $1/C^2$ vs reverse bias characteristics

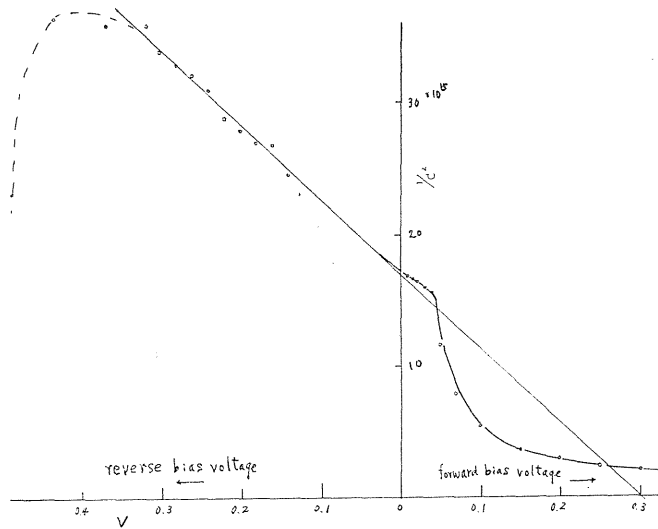


Fig. 16 $1/C^2$ vs Voltage characteristics. at 1KC
 In-CdS: Cu, Ga-Au, No 184 $N_D=9.17 \times 10^{15}/\text{cm}^3$ $V_B=0.3V$

がりを示す電圧で、容量が増大していることと対照し、ショットキ効果などにより注入された空間電荷により容量が増加したためと判断される。

拡散電圧は $0.13 \sim 0.3V$ となっている。CdS のフェルミ準位は、不純物量により変化するが、これと Au の仕事関数の差を考えると、拡散電圧はやや少な過ぎる。これも $1/C^2$ 電圧の関係が直線的でないことによると考えられる。

容量と周波数の関係は、図17のように低周波から 10^5c/s までは、余り大きな変化がみられないが、これ以上の周波数で急激に減少している。そして $50 \sim 60 \text{Mc}$ 以上で誘導性になっているが、リード線のインダクタンス ($0.1 \sim 0.3 \mu\text{H}$) によるものと思われるが、同様の条件で測定しても電極の種類によって、誘導性とならないものもあり、その原因は、

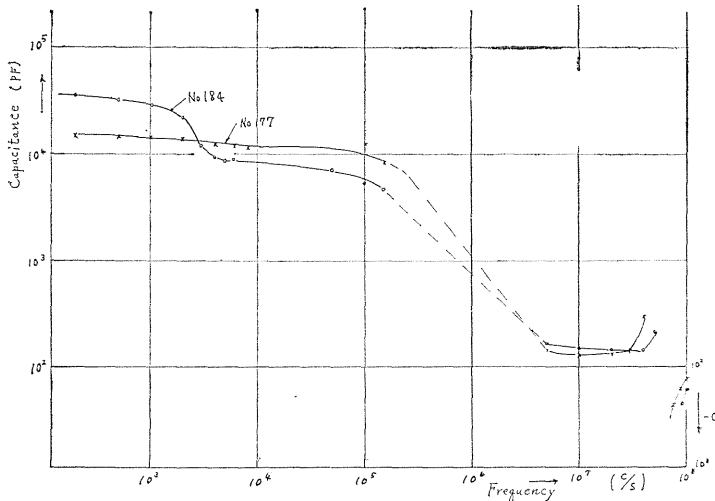


Fig. 17 Capacitance vs Frequency characteristics

現在のところ明らかでない。なお共振周波数は入射光の強度およびバイアス電圧によって 10Mc 位は容易に変化する。リアクタンスの周波数特性の 1 例を図 18 に示す。

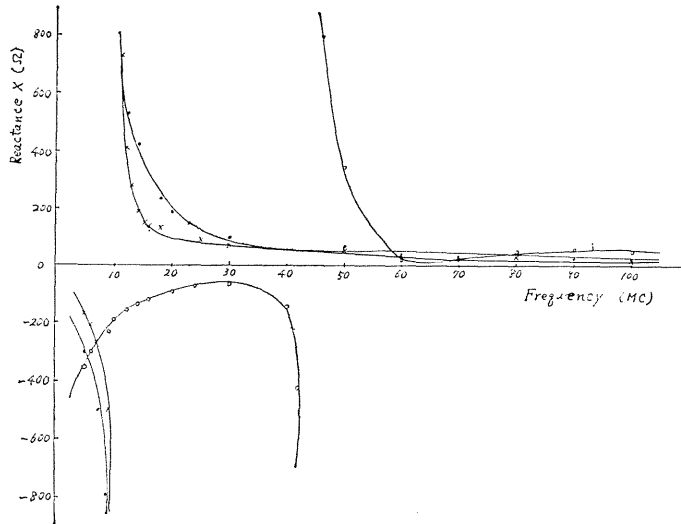


Fig. 18 Capacitance vs Frequency characteristics
○; zero bias ×; 0.1V ●; 0.2V

4. む す び

薄膜集積回路用材料として、CdS 蒸着膜の製造法と電気的特性を調べた。蒸着用原料は、活性剤を含まないものと (Cu, Ga), (Cu, Cl) および In で、活性にした粉末である。これらを基板ガラスに蒸着した場合、基板温度を $150^{\circ}\sim 550^{\circ}\text{C}$ とした場合、きわめて透明度のよい黄色の膜が得られ、分光透過特性から求めた吸収端は、 $2.40\sim 2.42\text{eV}$ であった。また膜は、基板面に垂直に c 軸が配向性を持ち、六方晶系となっており、原料粉末に存在した立方晶系は検出されなかった。熱処理温度により結晶粒径は変化するが、典型的なものでは約 1000\AA であった。

電気的特性では、CdS より仕事関数が小である金属は、オーム性接触をするが、中でも In は、低抵抗で、特性も安定していた。電圧電流特性は、不純物の有無と熱処理条件にもよるが、In—CdS—Au 構造では、金属半導体ダイオード特性を示し、整流比は 0.8 V 程度で 10^3 のものが得られた。電流の温度依存性から、ドナー準位とトラップ準位を測定し、Cl, Ga および In による準位を求めた。容量と逆バイアス特性から有効イオン化ドナー濃度を求め、活性化していない場合 $4 \times 10^{12}/\text{cm}^3$, (Cu, Ga) で活性化したもので $9.17 \times 10^{15}/\text{cm}^3$ と $4.77 \times 10^{15}/\text{cm}^3$ を得た。

CdS 蒸着膜は、蒸着条件を規定し、オーム性接触として In を、整流性接触に Au を用いた場合は、ダイオードとしてほぼ満足できるものが得られる。しかし筆者は、これをもとにして薄膜トランジスタを試作したが、その場合には、特性の再現性や安定性の点でかなり悲観的であった。このような原因が解明されることが、CdS 薄膜集積回路の将来

を左右するものとする。

この研究は、筆者が電々公社電気通信研究所に在職中行ったものである。同研究所で、御便宜と御助力を賜った方々に、ここで厚く御礼を申上げる。

文 献

1. H. G. Grimmeiss, et al.: J. Appl. Physics, **33** (1962) 2217
2. D. L. White: J. Appl. Physics **33** (1962) 2547
W. H. Wang: Phys. Rev. L **9** (1962) 443
3. D. G. Thomas: J. Appl. Physics **33** (1962) 3243
4. G. T. Wright: J. Brit. IRE, **20** (1960) 337
J. Appl. Physics **32** (1961) 646
5. P. K. Weimer. P. IRE **50** (1962) 1462
H. Borkan et al. RCA Rev. **14** (1963) 153
R. Zuleeg. Solid state Electronics **6** (1963) 645
6. R. W. Smith: Phys. Rev. **97** (1955) 1525
7. R. W. Smith et al: Phys. Rev. **97** (1955) 1531
8. F. A. Kröger, et al: Phys. Rev. **103** (1956) 279
9. J. Dresner, et al: Solid State Electronics **5** (1962) 1205
10. E. Spenke 著, Transtated by D. A. Jenny. et al: Electronic Semiconductor. McGraw-Hill (1958) 365
11. A. Van. D. Ziel著, 固体電子工学(上), 和田訳, 近代科学社 (1959) p 114
12. A. M. Goodman: J. Appl. Physics. **34** (1963) 329
13. 古越, 蒸着 CdS の特性, 応用物理学会 39.10.4
古越, 薄膜トランジスタの試作, 電気四学会連合大会 39.4